

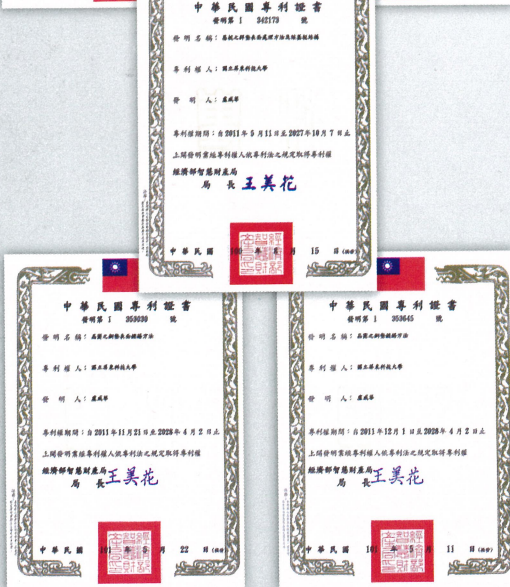
中華民國發明專利證書第 I 370533
基板之導電柱表面處理方法

中華民國發明專利證書第 I 363415
基板之導電柱表面金屬化處理方法

中華民國發明專利證書第 I 353645
晶圓之銅墊鍍錫方法

中華民國發明專利證書第 I 342173
基板之鐸墊表面處理方法及該基板結構

中華民國發明專利證書第 I 353030
晶圓之銅墊表面鍍錫方法



IC晶片銅凸塊表面化錫鍍層處理及與化錫基板先進封裝技術

E-mail : whl@mail.npust.edu.tw Tel : 886-8-7703202#7554

一、源起

從20世紀以來，以半導體為中心的電子工業，成長速度驚人且表現亮眼。尤其台灣近年來各項科技的發展，其中電子工業與相關產業蓬勃發展與進步，更是有目共睹[1]。在電子工業中，電子構裝工業(Electronic packaging industry)伴隨著電子產品輕、薄、短、小與高功能的要求而愈顯重要。電子構裝工業是將主動元件(如微處理器晶片及記憶體晶片等)及被動元件(如電容、電感及電阻)與陶瓷基板或有機基板接合的封裝技術工業。近年來因應電子產品上述功能及特性的需求，封裝技術不斷推陳出新，從早期的插腳式(Pin through hole, PTH)封裝，至表面黏著式封裝技術(Surface mount technology, SMT)，或以接腳型態可分為單邊引腳(Single in-line package, SIP)、雙邊引腳(Dual in-line package, DIP)、四邊引腳(Quad flat package, QFP)等，

二、設計概念

系統封裝的概念是將多個相同或不同的晶片組成單一構裝體，並可成為一個單獨運作且具有強大功能的系統，其封裝技術則可整合打線接合(Wire bonding)及覆晶構裝等技術。目前系統封裝技術由晶圓上的I/O pads直接連接的技術(如Chip on wafer及Wafer on wafer)難度最高，但是由此技術組裝的封裝體具有最佳的electrical performance及顯著的封裝體尺寸輕薄短小化。

進而發展球柵陣列構裝(Ball grid array package, BGA)及塑膠針列構裝(Plastic pin grid array package)等，皆是以滿足具有高I/O(Input/output)的強大功能晶片的封裝需求[2]。

隨著3C產品不斷的推陳出新，除了對於元件的封裝體積要求日趨小型化外，多功能及可撓曲是未來技術發展的趨勢，因此近年來新型構裝技術的發展非常迅速，如覆晶構裝(Flip chip, FC)、晶片尺寸構裝(Chip scale package, CSP)、多晶片模組(Multichip module, MCM)及3D構裝等技術受到業界大量關注的眼光，其中特別是3D構裝技術最受到矚目。3D構裝技術包括POP (Package on package)、PiP(Package in package)及系統封裝(System in package, SiP)等[3-4]。

I/O pads直接連接的技術，以在晶圓上藉由半導體製程形成的微細導通孔(Through-silicon via, TSV)技術最為關鍵。TSV之電性導通途徑是在微細導通孔中填上導電材或電鍍銅層為主要的方法，其中又以電鍍銅填滿微細導通孔並形成銅柱狀凸塊(Cu pillar bump)，並再藉由銅凸塊進行3D IC晶片封裝為主流，因此晶圓製造及封測廠皆投入大量人、物力進行研究及技術開發。

三、技術開發

目前以晶片上的銅凸塊直接進行晶片與晶片或晶片與基板的3D構裝接合，在技術上十分困難，因為組裝過程必須在高溫下進行以銅原子擴散方式接合銅凸塊，高溫可能對IC晶片造成損壞，且銅極易於高溫下氧化，

四、研發成果

化學浸鍍錫方法具製程簡單、製程時間短、鍍液穩定性佳及降低製程成本等優點。國立屏東科技大學已擁有化學浸鍍錫相關專利，並成功以化學浸鍍錫法包覆錫層於IC晶片銅凸塊，並透過熱壓接合(Thermal compression bonding)方式，將晶片之銅凸塊與化錫基板進行接合。

同時，組裝接合後的構裝體亦依循固態技術協會(Joint electron device engineering council, JEDEC)的可靠度規範，進行高溫儲存試驗(High temperature storage life)

電阻的增加對電性也有不利的影響。因此，目前的接合技術主要是在銅凸塊表面鍍上錫層，再塗佈助焊劑(Flux)進行與另一晶片或IC承載基板組裝接合。

(條件:150° C，1000小時測試)、溫濕度試驗(Steady State temperature humidity bias life test)(條件: 85° C，85%RH，1000小時測試)及溫度循環試驗(Temperature cycling test)(條件: -55~125° C，1000次循環)之元件可靠度測試。測試結果顯示，IC晶片銅凸塊錫層與化錫基板接合之構裝體已成功通過上述三項可靠度試驗，組裝接合後的構裝體及三種可靠度測試後的構裝體橫截面如圖1~ 6。

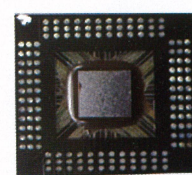


圖1、通過高溫儲存試驗之晶片 / 化錫基板構裝體

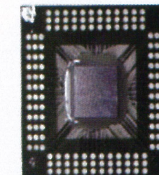


圖2、通過溫濕度試驗之晶片 / 化錫基板構裝體

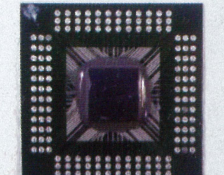


圖3、通過溫度循環試驗之晶片 / 化錫基板構裝體

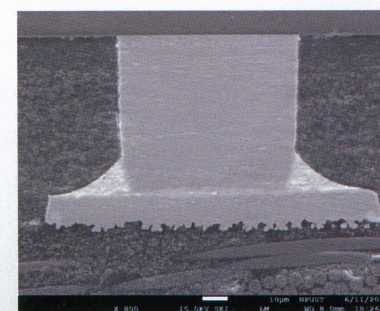


圖4、晶片 / 化錫基板通過高溫儲存試驗的構裝體橫截面影像

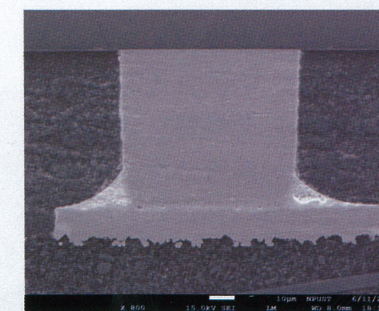


圖5、晶片 / 化錫基板通過溫濕度試驗的構裝體橫截面影像

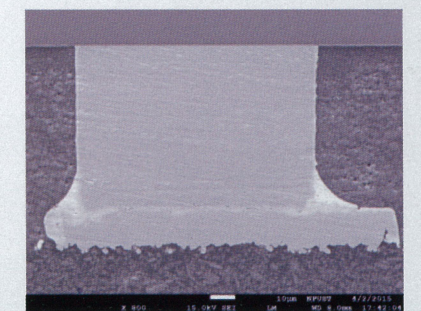


圖6、晶片 / 化錫基板通過溫度循環試驗的構裝體橫截面影像

致謝

本計畫之執行感謝工業技術研究院及揚博科技股份有限公司在組裝製程及化錫藥水之提供等協助。

參考文獻

1. 陳玲君，工業材料雜誌，2014，334，132-139.
2. J.H. Lau, Ball grid technology, McGraw-Hill, New York, New York, 1995.
3. J.H. Lau, Flip chip technology, McGraw-Hill, New York, New York, 1996.
4. C. J. Zhan, P.J. Tzeng, J.H. Lau, M.J. Dai, H.C. Chien, C.K. Lee, S.T. Wu, K.S. Kao, S.Y. Huang, C.W. Fan, S.C. Chung, Y.W. Huang, Y.M. Lin, J.Y. Chang, T.F. Yang, T.H. Chen, R. Lo, and M.J. Kao, IEEE, 2012 : 548-554.